
:
P(+) pMOS
0.05 μ m
TDDB(time dependent dielectric breakdown)
1.0 μ m
BF2
F F

Synopsis :

The effect of a polysilicon grain size on gate oxide integrity in BF₂⁺ implanted polysilicon gate pMOS devices was investigated by measuring the electrical characteristics of a MOS capacitor. Gate oxide integrity deteriorated when effective in solving this problem of gate oxide quality. Additionally, the use of large grain polysilicon greatly reduce boron diffusion through the gate oxide into the channel region and decreases in gate oxide capacitance.

(c)JFE Steel Corporation, 2003

大粒径ポリシリコンゲートを用いた p^+ pMOS デバイスにおけるゲート酸化膜の信頼性向上*

川崎製鉄技報
26 (1994) 2, 81-85

Improving Gate Oxide Integrity in p^+ pMOS Devices by Using Large Grain Polysilicon Gate



要旨

p^+ ポリシリコンゲート pMOS デバイスのゲート酸化膜絶縁耐圧
特性は、大粒径ポリシリコンゲートを用いた場合、大粒径ポリシリコンゲート

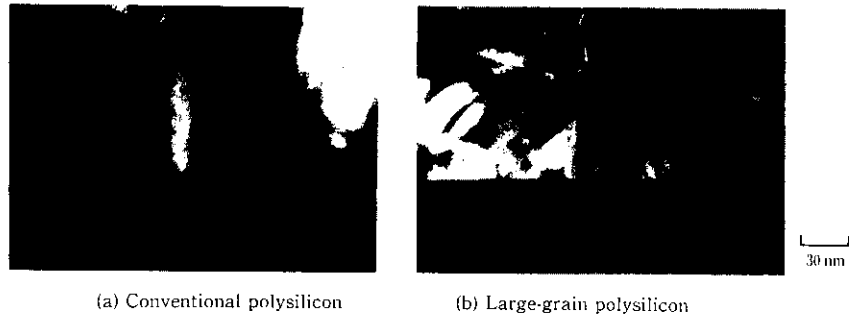


Photo 2 Dark-field TEM micrographs

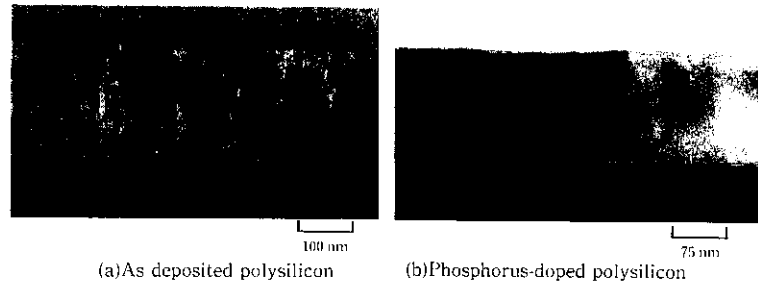
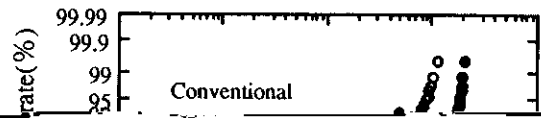




Photo 3 TEM plan-views of the polysilicon films

一方、P、Asをドーピングしたポリシリコンは熱処理中に結晶粒が成長し、くさび状のシリコン粒は消失し柱状のシリコン結晶粒となる。Photo 3に厚さ150 nmのポリシリコン膜とこれにP⁺イ



1.6  1000 



4 まとめ

p⁺ポリシリコンゲート MOS キャパシタを用いたゲート酸化膜信頼性、B 原子突き抜けおよび酸化膜容量とゲート電極用ポリシリコン

TDDB 特性の低下が生じなかった。

- (3) ゲート酸化膜絶縁耐圧劣化の原因は、ポリシリコン中のシリコン結晶粒がゲート酸化膜中に侵入したことによる局所的なゲート酸化膜の薄膜化が原因であると考えられる。大粒径ポリシリコンはこのゲート酸化膜の局所的な薄膜化を抑制した。