

Research and Development Trends in LSI Technology

(Masaharu Toyama)



Synopsis :

Recent trends in LSI research and development have reviewed the basis of papers presented at International Solid -State Circuits Conference (ISSCC), International Electron Devices Meeting (IEDM) and Custom Integrated Circuits Conference (CICC). The most-advanced LSI devices reported are 16M DRAMs with 0.6 to 0.5 micron design rules. The number of circuit elements exceeds 30 millions, inaugurating the ULSI era. New JEDEC standard 3.3- V power supply has been employed. Microprocessors are going into 64 bits with 20 to 50 MIPS by RISC architecture. Gate arrays become larger and larger beyond 100 KG in scale. New species, user programmable logic devices, have exceeded 9 K in the usable gate count and a new market segment is now developing. While CMOS prevails, BiCMOS is gradually examined various LSI devices, for supplementing CMOS's low drivability. Photosteppers are still used for the 0.5

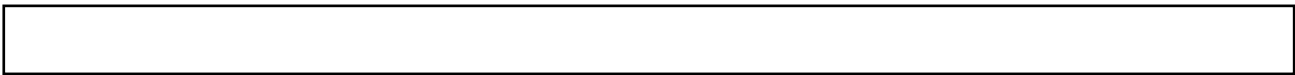




Table 1 Number of regular papers in 1989 ISSCC as classified in terms of circuit type and device technology

Circuit type	Number of papers	Device technology			
		1μm	2μm	3μm	4μm





にアメリカで開かれる。初めの頃は電子管が主体であったが、今では半導体が90%以上を占めるようになった。その2/3がLSIを中心としたシリコンデバイスである。

微細加工技術としては、ここ10年来盛んに前宣伝されながら、マスク描画と研究試作用を除いて、まだEB (Electron Beam) の出

MOSにまで適用できるかは興味ある課題である。特にLDD構造は現在のプロセス技術ではソース側も低濃度になってしまう。その結果ソースとゲート部の間がオフセットになり、直列抵抗として入ってくるため、相互コンダクタンスが低下してしまう。斜めイオン注入などの方法が試みられているが、パターン設計が制約されるの

ECL ゲートアレイ、さらに単一ゲートながら 2.1 ps/23 mW という発表があった。

セルベース設計ともいわれるスタンダードセルは、従来、数万個以上の注文数に見合う ASIC と見られていたが、集積度とスピード

れていた。これらはいずれも最近の CICC の大きな流れとなっているものである。

### 5 VLSI から ULSI へ

め、開発期間が長く、開発費が高いというデメリットだけがクローズアップされて来たわけである。しかし CAD の高度化により、従来のハンドクラフト方式はほとんどスタンダードセルで置き換えられた。特に、任意の大きさの回路ブロックを自由に扱えるビルディ

けられて来た。第1世代が真空管、第2世代がトランジスタ、第3世代が IC (SSI, MSI)、第3.5世代が LSI、そして第4世代が VLSI である。第5世代は非ノイマン型で、方式で区別しているが、マルチプロセサ・システムを基本とするその複雑高度なハードウエ

